

## ☆ 委員会報告 ☆

## IoT と半導体(4)

論説委員会

本誌(94号から96号)では、「IoT と半導体」をテーマに取り上げ、その背景や市場動向、とくにコア技術として AI(人工知能)について解説し、AI 実行のためのエッジコンピューティングについて技術的側面とビジネス的イノベーションについて論説してきた。今号ではロジック回路を中心に、IoT 取り組みに関する米国および日本の現状、問題点、今後の期待について論じ、このテーマの最終回としたい。

### 米国における IoT デバイス開発状況

2016 年の世界半導体市場規模は過去最高を記録した。IoT、AI、さらに AR(拡張現実)や VR(仮想現実)、自動運転といった新しい市場が拡大してきたからで、2017 年も引き続き好調に推移している。AI はじめ高性能コンピューティング関連で最近の市場を牽引している米 NVIDIA 社も、業績の好調ぶりを発表している。GPU Technology Conference(2017 年 5 月 8~11 日、Silicon Valley)の会場では、同社の取り組みについて「ここ数年、AI は『科学のすべての部分』に食い込んできた。すでにガン研究からロボティクス、製造現場、金融サービス、不正検出、さらにインテリジェントビデオ解析などにおよぼほとんどの応用分野で不可欠なコンポーネントになってきた」と述べていた。同社はまた、トヨタとは AI 技術で、パナソニックとはディープラーニング技術で連携も図っている状況である。

### 日本における IoT デバイス開発状況

IoT の分野では米 Xilinx 社、Altera 社、そして NVIDIA 社といった米国企業が圧倒的に優勢であることは否めない。では、日本におけるデバイス開発の取り組みはどのような状況なのだろうか。

(1)ルネサスエレクトロニクスは動的再構成可能なプロセッサレイ「DRP」(Dynamic Reconfigurable Processor)を前面に打ち出している。動的再構成技術は 1990 年代初頭に提案された技術で、各社が研究してきた。IoT では、多品種で QTAT(Quick Turn Around Time)設計が求められる分野が多く、ここに来て、その有用性が再認識されてきた。「FPGA よりも高速で低消費電力。しかもマイコンに比べて柔軟性が極めて高い」といった利点があるためである。

FPGA の多くは、あらかじめ作り付けられたセレクト回路の制御信号をプログラム化することでユーザ論理を実現している。これに対して「DRP」は図 1 のようにあらかじめ作り付ける回路を 8 ビットなど粗粒度の ALU(論理演算回路)にしている。そのためユーザ論理構成のためのデータ量が激減し、論理構成時間が激減する。究極はクロック 1 サイクルで、たった 1 個のチップの機能を何通りにも自在に変えられる。しかもチップ電源を落とさずに変更処理ができる。プログラマブルデバイスであるから、冗長回路・冗長配線に起因する処理速度や面積効率の劣化などの宿命的な欠点がある。しかし、処理上の自由度として時間軸を含めることで、これらの欠点を事実上回避することが可能となる。つまり、複数チップ間のデータ交換が不要になることから、該当「DRP」を含むシステム全体のスループットが向上することになる。「CDMA 処理では 12 種類の論理再構成を動的に行い、わずか 33MHz でも対『Pentium IV』比で数倍の高速化が図れた」との報告もある。AI の処理では、convolution や pooling などディープラーニングの各処理フェーズごとに論理構成を変更すれば限られたハードウェア資源で大規模なデータを扱うことが可能になる。

ルネサスでは、米 Google 社の「Tensorflow」などを用いて設計したディープラーニング情報から「DRP」を構成する AI 設計環境「e-AI」を提供しており、本格的に AI の分野に参入しつつある。

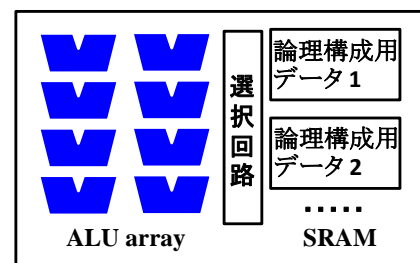


図 1 動的再構成デバイス DRP

(2)太陽誘電とテスト・リサーチ・ラボラトリーズ社(東京、吉田英明社長)が開発している「MRLD」(Memory Based Reconfigurable Logic Device)も面白い。図 2 のように論理回路だけでなく、配線も SRAM だけで実現する全く新しい構造をもつ。組み

合わせ論理の入力をアドレス addr 2 および addr 3 にし、対応する出力を out 2 とする。データとちがひ合わないように配線用にアドレス addr 1 と出力 out 1 を割り当てれば、該当 SRAM を貫通する配線が実現できる。実際には 8 入力 8 出力の SRAM を大量にもち、各 SRAM の出力側にフリップフロップ回路を配置し、SRAM 間の配線は固定にしている。開発者によれば、「FPGA と比べて、スピード、消費電力の点で優れ、構造上ニューラルネットワークとの親和性に優れている」とのこと。

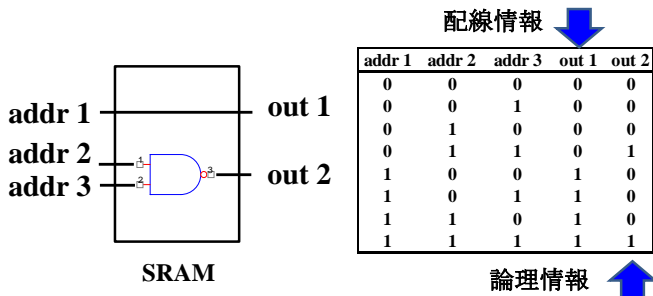


図 2 MRLDの基本構造

(3)ベクトロジー社（横浜市、篠田義一社長）は、FPGA を使い切る高性能コンピューティングを提案している。CPU+GPU のシステムでは、CPU と GPU が頻繁に通信を行う必要があり、その通信がボトルネックとなり、処理時間を高速化できない。一方で、FPGA は CPU から自立して多様な計算を並列して実行でき、CPU との通信は必要最小限で済む利点がある。つまり 1 つの CPU で多くの FPGA を動作させることができ、GPU のシステムよりも拡張性が優れる。「FPGA コンピューティングの演算能力は、GPU の 10 倍から 100 倍になるだろう」と語る。ユーザのアルゴリズムを FPGA に最適化し、FPGA を使い切る形で実装するビジネス展開を試みている。

IoT に関する取り組みと問題点

各国とも経済成長戦略の鍵となっている IoT であるが、米国の IIC (GE、IBM、CISCO、AT&T、Intel 社) と OpenFog (ARM、Dell、Microsoft 社)、EU の Industry 4.0、そして日本の IoTAC、と産業界を中心にコンソーシアムの活動が開始された。また日立の「Lumada」、GE の「Predix」などが IoT システム構築用のプラットフォームとして提供され、ビジネスの展開が始まった。一方アカデミアとして本格的に取り組んでいる大学もある。米国の代表として UC Berkeley の SWARM Lab. を挙げると、10<sup>12</sup> 個のデバイス接続、ミリ秒から年までの時間スケ-

ル、人間サイズから地球サイズまでの空間スケール、という 3 つの視点を踏まえ、プラットフォーム、設計・モデリング・検証、人間と IoT 融和、そしてデバイス技術など IoT 全般にわたる多角的な研究・開発を始めている。また日本では坂村健東大元教授が「TRON」をベースにした IoT システムを構築し、すでに高速道路異常検知などに適用してその有効性と実用性に関する実証実験を始めている。

このように IoT システムにおける日本のステータスは決して他国に遅れていないように見えるが、懸念材料もある。前述した日本の IoT コンソーシアムメンバーには半導体メーカの名前が無いことから分かるように、システム開発側と半導体開発側の密な連携がうまく行くのか心配される。

昨年からはじめた「Society 5.0」というイニシアチブの下、産官学の総力を結集し、システム開発側と半導体開発側とが連携して一丸となって進めば、世界をリードする IoT 社会の実現も可能になると思う。

まとめ

AI はじめ高性能コンピューティングの広範囲のアプリを積極的に展開している NVIDIA 社に続いて、Google 社および Microsoft 社がインテリジェントアプリ開発に向けた製品、サービスを打ち上げ、熱気の高まりを感じさせている。一方、日本でも得意とするマイコン、MPU に AI をインプリメンテーションする技術によってエッジ側の機器にインテリジェント化を図ることや新たなアルゴリズムや演算能力を大幅に向上させる工夫が提案されている。IoT の時代を迎え半導体分野だけでなく電子部品メーカの積極的な事業戦略、異業種との M&A は今までにない動きである。

今回でテーマ「IoT と半導体」を最終とする。SSIS がもつ豊富な知見と経験を活かし、実績のある半導体教育や STaP プロジェクトとの連携、多くの業界チャンネルと合わせ IoT 関連新興企業へのアドバイス、公共団体への積極的な参画を進めていきたいと考える。

ご意見を論説委員会 [ronsetsu@ssis.or.jp](mailto:ronsetsu@ssis.or.jp) までお寄せください。

論説委員：渡壁弥一郎(委員長) 鈴木五郎(副委員長)  
井入正博 川端章夫 長尾繁雄 伏木 薫 吉澤六朗  
(アドバイザー) 市山壽雄(アドバイザー)