

# SSIS論説委員会 用語集

2022/4/1

一般社団法人 半導体産業人協会 論説委員会

Copyright© 2022 All right reserved

No part of this work can be reproduced, stored in a retrieval system, or transmitted in any form or by any means, electronic, photocopying without written permission from SSIS Opinion Committee [ronsetsu@ssis.or.jp](mailto:ronsetsu@ssis.or.jp)

## 2022年度版作成者

論説委員会

鈴木五郎(委員長)

渡壁弥一郎(副委員長)

井入正博

川端章夫

長尾繁雄

吉岡信行

# 日本語単語

	用語統一表記	類似表記
あ行	アーキテクチャ	アーキテクチャー architecture
	後工程	assembly and testing process
	アルゴリズム	Algorithm
	アンペア	Ampere
	RF回路	
	アボガドロ数	Avogadro number
い	位相シフト・マスク	phase shift mask
	イオン注入	ion implantation
	イメージ・センサ	イメージ・センサー image sensor
	インピーダンス整合	
	インダクタ	inductor
	インタポーザ	インターポーザー interposer
う	ウエハ	ウエハー、ウェハ、ウエハー、ウエファー wafer
	ウエビナ	web + seminarからの造語、オンライン・セミナー
	ウェーブレット関数	wavelet function
え	エラープ・スタイム	elapsed time
	エキシマ・レーザ	excimer laser
	エージング	
	液浸	immersion lithography
	エッジAI	デバイス近傍での分散配置Edge Computing
	エッジ強調型マスク	edge enhancement 位相シフトマスクの一種
	エピタキシャル成長	epitaxial growth
	エミュレーション	emulation
	エンベデッド・メモリ	embedded memory
	エントロピー	entropy
エンコーダ	encoder	
お	重み付け乱数	
	オープン・ソース・ハードウェア	open source hardware
か行	開口数	
	化学的気相成長法	chemical vapor deposition
	カーボン・ナノチューブ	
	カーボン・ニュートラル	
	可変成型ビーム	Variable Shaped Beam
	化学増幅型レジスト	chemically amplified resist
	重ね合わせ精度	
き	キャパシタ	capacitor
	キャッシュ	cache L1 キャッシュ L2 キャッシュ
	強磁性体	
	強誘電体	
	基地局	

	寄生容量	parasitic capacitor
	寄生抵抗	parasitic resistor
	近接効果	Proximity Effect
	キルヒホッフ	Kirchhoff
く	グラフエン	
	クラウド	
	クーロン	Coulomb
	組み合わせ最適化問題	combinatorial problem
け	ゲート	論理ゲート ドライ・バゲート/レシーバ・ゲート
	ゲート・アレイ	gate array
	検出率	
	ゲート長	ゲート幅
こ	高電子移動度トランジスター	high mobility electron transistor
	コンピュータ	コンピューター computer
さ行	サプライ・チェーン	SCM : Supply Chain Manegment
	サイバー・セキュリティ	cyber security
	酸化物半導体	
し	シミュレータ	simulator
	シャトル・サービス	複数のユーザが1枚のマスクを利用するサービス
	シュレディンガー方程式	Schrödinger equation
	巡回セールスマン問題	traveling salesman problem
	ショットキー・バリア	Schottky Barria Diode (SBD)
	ショート・チャネル効果	
	ジョセフソン	
	シリコン・フォトンクス	silicon photonics
	主記憶	
	シミュレーション	simulation
	シングル露光	
	人工網膜チップ	網膜の持つ並列処理機能と情報圧縮機能を利用
す	スケーリング則	scaling law
	垂直統合型半導体メーカー	integrated device manufacturer
	スマート・フォン	
	スマホ	スマフォ smart phone
	スピントロニクス	
	スパッタ	スパッター spatter
	スタンダード・セル	standard cell
	ストレージ	
	ストレージ・クラス	
	ストリング	3D-NANDの構成単位
	スライス・マスク	マスタ・マスクと対比
	スラリー	
	スペクトラム拡散方式	
	スタブ	

	ステップ	
	スマート・カード	
	スループット	throughput
せ	センサ	センサー sensor
	制御ゲート	cf 浮遊ゲート flash memory のゲート構造
	セレクタ	selector
そ	ソリューション・ビジネス	ソリューションビジネス solution business
	ソフト・エラー	
	ソナー	sonar
た行	ダブル・パターニング	double patterning
	多層配線	multi layer interconnection
	ダマシ配線	Damascene
	単一縮退故障	single stuck at fault
	耐故障量子回路	fault tolerant quantum circuit
	ダイ	チップ
	多値論理	SLC:single level cell MLC: Multi TLC:Triple QLC: Quad
	電荷結合素子	charge coupled device
	電子ビーム露光	electron beam exposure
	ダマシ配線	Damascene 絶縁膜に配線パターンの溝を形成し、溝に金属膜を埋め込む技術
	ターン・アラウンド・タイム	TAT Turn Around Time
ち	超解像露光	
	超電導	
	遅延	配線遅延 ゲート遅延
	チップレット	レゴのように複数の部品を接合させたチップ
	チャネリング効果	
つ	チャット	
	ツイッタ	ツイッター twitter
て	データ・センタ	data center
	データ・セントリック	data centric
	データ・マイニング	data mining
	ディープ・ラーニング	deep learning
	デコーダ	decoder
	デジタル・トランスフォーメーション	Digital Transformation :DX
	デジタル・ネットワーク	高度化された情報通信ネットワーク
	デジタルト・ツイン	digital twin
	テスタ 半導体テスタ	Advantest など
	的中率	
	テクノロジ・ノード	
	テスト・パターン	
	デファクト・スタンダード	de facto standard
	デジュレイ・スタンダード	de-jure standard
デュアル・ダマシ	dual Damascene	

	テレワーク	telework cf telecommuting
	デザイン・ルール	設計ルール
と	トンネリング効果	tunneling effect
	トラフィック	traffic
	ドメイン・スペシフィック・プロセッサ	
	トレンチ構造	
	ドライバ	driver cf receiver
な行	ナノ・ワイヤ	ナノ・ワイヤー nano wire
に	ニア・メモリ・コンピューティング	near memory computing
	ニュー・ノーマル	New Normal世界金融危機後の新概念
	ニューラル・ネットワーク	neural network
	ニューロ・チップ	neural processing chip
ぬ		
ね	ネット・リスト	net list
	ネガ・レジスト	ネガ型レジスト、negative resist
の		
は行	配置・配線	P & R place and rout
	ハイブリットIC	hybrid IC 混成集積回路
	バーン・イン	初期故障をスクリーニングする品質テスト
	パッチ・アンテナ	
	ベース・バンド回路	
	ハミルトニアン	H:Hamiltonian、エネルギーに対する物理量
	ハーフトーン型	位相シフト・マスクの種類Attenuated型
	パワー半導体	
	バイナリー・マスク	通常のCr、MoSi遮光膜で形成されたフォトマスク
ひ	歪シリコン	
	ビッグ・データ	big data
	ビット・コイン	bitcoin 暗号通貨、デジタル通貨
	ヒステリシス曲線	
	比例縮小則	
ふ	プロセッサ	プロセッサー processor
	ファブレス	
	ファウンドリ	受託生産会社、台湾TSMCは代表格
	ファジィ・チップ	fuzzy chip
	フォト・マスク	ホトマスク photo-mask
	プローブ・カード	
	ファラデー	Faraday
	フレミング	Fleming
	歩留り	yield rate
	分極	電気双極子
	ブロッホ球	Bloch球; 関連用語で量子ゲート、量子ビット
	ブロック・チェーン	block chain
	ペリクル	Pellicle

へ	ベース・バンド	
	変形照明	
ほ	補助記憶	
	ポリシリコン	
	ポリシリコン・ゲート	
	ホット・エレクトロン	
	ボルツマン	Boltzmann
	ポジ・レジスト	ポジ型レジスト、positive resist
ま行	マルチプレクサ	multiplexer cf selector
	マイコン	マイクロ・コンピュータ MCU、MPU
	マイクロ・キューブ・チップ	
	マイクロ・プロセッサ	
	マイクロ・コントローラ	
	前工程	wafer process
	マスタ・マスク	
	マクスウェル	Maxwell
	マルチパターンニング	
	マスクレス・リソグラフィ	Maskless lithography
み	ミニマル・ファブ	
む	ムーアの法則	moore' law
め	メーカ	メーカー
	メモリ・バンク	memory bank
	メモリ・バンド幅	メモリに関するスループット
	メモリ・データ転送速度	
	メモリ階層	レジスタ キャッシュ 主記憶 補助記憶
	メモリ・セル	
	メモリ	
も	モータ	モーター motor
や行		
ゆ	ユーザ	ユーザー user
	ユビキタス	
よ		
ら行	ライダ	lidar
り	リソグラフィ	リソグラフィー lithography
	リード・フレーム	lead frame
	リフロー	
	リモート・ワーク	
	リフレッシュ	DRAMにおける再充電処理
	量子コンピュータ	quantum computer
	量子アニーラ型	quantum annealing
	量子ゲート型	quantum gates
	量子テレポーテーション	
	量子もつれ	

	量子誤り訂正	quantum error correction
	量子暗号	quantum cryptography
	輪帯照明	
る		
れ	レーリ式	レーリー式、又は分解能 Rayleigh
	レア・アース	31 鉱種のレアメタルの中の17元素の総称
	レーダ	レーダー radar
	レーザ・ビーム露光	
	レジスタ	register cf resistor
	レシーバ	receiver cf driver
	レベンソン型	位相シフトマスクの種類Alternate型(Levenson型)
	レチクル	reticle
	レイテンシ	latency レイテンシー
ろ	ローレンツ	Lorentz
わ行		
を		
ん		



# 英単語

	英単語	同意日本語表記
A	accelerator	アクセラレータ
	autonomous	
	accuracy	精度
	array antenna	アレー・アンテナ
	activation function	活性化関数
	ArF	フッ化アルゴン Argon Fluorohydride
	Attention	自動翻訳過程で動的に使われる注目単語
	agility	時代の流れに敏捷な
B	alliance	
	byte bit	バイト ビット
	B/B Ratio	Book to Bill Ratio
	batch	重み情報を一括修正 DNN用語
	boundry scan	バウンダリ・スキャン
	Boltzmann machine	ボルツマン・マシン 組み合わせ最適化問題用NN
	benchmark data	評価用データ
C	back propagation	
	connected	
	chip on chip	
	convolution	
	China 2025	
	corner case	最悪ケース
	CIFAR-10	画像・動画自動認識 評価用 benchmark
	CUDA	NVIDIA プログラマ向けライブラリ・ソフト
	charistic impedance	特性インピーダンス
	Cross Entropy	CNNで用いる 学習誤差関数 loss function
	classification	機械学習における教師有り分類
	clustering	機械学習における教師無し分類
	core test	
	cloud	クラウド
	chauffeur	自動運転 level 3 以上 お抱え運転手付き車
capacitor	容量	
D	care sharing	
	deep learning	deep neural net 深層学習
	DOF	焦点深度 Depth of Focus
	D-algorithm	Roth のD アルゴリズム
	Design Cmpiler	Synopsys の論理合成ツール
	directivity	指向性利得
	director	方向誘導装置
	de facto standard	デファクト・スタンダード cf de jore standard
	dipole antenna	ダイポール・アンテナ
	de jure standard	デジュレイ・スタンダード cf de facto standard
	deposition	デポジション
E	data	データ
	electric drive	
	electrode	電極
	endurance	メモリ書き換え可能回数
	edge	エッジ
	established memory	既存のメモリ
	emerging memory	次世代メモリ
	epoch	学習回数 DNN用語
	embedded memory	組み込み型メモリ エンベデッド・メモリ
	emulation	エミュレーション
	etching	エッチング
	emulator	エミュレータ

	Encoder decoder model	自動翻訳で用いられる意味解釈と文章生成機構
	Elmore	エルモア法による遅延計算
	error	エラー
F	fail safe	
	fabless	
	formal verification	形式的論理検証
	forward propagation	
	fault simulattion	故障シミュレーション
	FLOPS	浮動小数点演算回数 / 秒 Flopsも使用する
	flash memory	フラッシュ・メモリ
	false path	回路動作上は信号が流れない信号経路
	Fully Connected Layer	全結合層
	fabless company	
	ferroelectric material	強誘電体
	ferromagnetic material	強磁性体
	fintech	金融 (Finance)とIT技術(Technology)を結びつけたサービスや動きを意味する造語
	firmware	
G	gradient descent	再急降下法 DNNの学習で用いる
	GNMT	2016年にGoogle が開発した自動翻訳NN
	guardian	自動運転 level 2 以下 監視者付き車
H	high level synthesis	高位論理合成
	Hennesy and Patterson	architecture 分野の代表的著名人
	Hinton	neural net AlexNetの考案者
	HPC	High Performance Computing 組み合わせ最適化用
	High-k	高誘電率膜 メタルゲート/high-kで低消費電力化
I	ising computer	イジングコンピュータ
	inference	学習済ニューラルネットの推論・実行
	ImageNet	画像・動画自動認識 評価用 benchmark
	inductor	インダクタ
	Hopfield NN	ホップフィールド型NN
	impedance matching	インピーダンス整合
	IR drop	電源配線の電圧降下
	int-8	Integer 8 bit
J		
K	KrF	フッ化クリプトン Krypton Fluoride
L	lidar	
	Loss Function	学習誤差関数
	LSTM	Long Short Term Memory
	Low-k	低誘電率膜
M	max-cut 問題	
	near memory computing	ニア・メモリ・コンピューティング
	machine learning	機械学習
	monolithic	
	massive MIMO	
	machine learning	機械学習
	Moore's law	ムーアの法則
	MNIST	手書き文字自動認識 評価用 benchmark
	memory bandwidth	メモリバンド幅
nano defect	ナノ欠陥	
N	neuromorphic	
	neural net	ニューラル・ネット
	NRAM <sup>(R)</sup>	carbon nano tube RAM Nantero社の登録商標
	3D-NAND	
O	oscillator	発振器
	operational amplifoer	オペアンプ

	open source hardware	RISC-Vの提供形態
P	pseudo error	疑似エラー
	patch antenna	パッチ・アンテナ
	pooling	
Q	qubit	quantum bit 量子情報の最小単位
	quarter wave length transform	1/4波長impedance matching用伝送線路
R	radar	
	register	レジスタ回路
	RF回路	無線回路
	refelection coefficient	反射係数
	ringing	リングング波形
	resistor	抵抗
	reflector	反射装置
	regression analysis	回帰分析
	reinforcement	強化学習
	recurrent neural net	RNN 株価の変動予測など時系列データを扱うNN
	resilience	回復力
	Runmelhart	neural net backward propagation法の考案者
	RT level	Register Transfer level
	retention	メモリ・データ保持期間
S	Shared & Service	
	statistical error	統計的誤差
	selector	選択回路 cf multiplexer
	standing wave	定在波
	stack技術	
	single stuck at fault	単一縮退故障
	scan structure	スキャン構造
	skin effect	表皮効果
	scan chain	スキャン・チェイン
	stand alone memory	embedded memory に対する表現
	Smith Chart	スミス・チャート
	SoftMax	
	storage	
	signal integrity	電源線IR drop 配線cross talk noise 基板における信号反射 EMI などの抑制
	storage class	
	silicon photonics	シリコン・フォトニクス
	SPICE	回路シミュレータ H-SPICE P-SPICE など
	Society 5.0	
	sustainable	
T	tier one	一次請け tier two tier three …
	TOPS	整数演算回数×10 <sup>12</sup> / 秒 Topsも使用する
	test bench	検証対象回路DUTに与えるテスト系列発生環境
	transmission line	伝送線路
	transmission coefficient	透過係数
	test compiler	Synopsys の診断回路合成ツール
	Transformer	2017年にGoogle が開発した自動翻訳NN
	training	ニューラル・ネットにおける学習過程
U		
V	von Neumann Bottleneck	フォン・ノイマン・ボトルネック
	verification	検証
	validation	確認
w	wavelet function	ウェーブレット関数
	word2vec	2013年にGoogle が開発した単語のvector化手法
	wafer	ウェハ
X		
Y	Yagi antenna	八木アンテナ

Z		
---	--	--

# アルファベット略語

	略語	略されている英文
A	ADSL	Asymmetric Digital Subscriber Line
	ALU	Arithmetic Logic Unit
	ATPGS	Automatic Test Pattern Generation System
	ALD	Atomic Layer Deposition
	APC	Advanced Process Control
	AEC	Advanced Equipment Control、最適装置制御
	ALE	Atomic Layer Etching
	AIP	Antenna in Package
	ASIC	Application Specific IC
	ASSP	Application Specific Standard Product
	ASCP	Application Specific Custom Product
	AI	Artificial Intelligence
	ADAS	Advanced Driver Assistance System
	B	BIST
BEOL		Back End of Line
BGA		Ball Grid Array
Bi-CMOS		Bipolar CMOS
C	CASE	Connected, Autonomous, Shared & Service, Electric Drive
	CAE	Computer Aided Engineering
	CAM	Computer Aided Manufacturing
	CAGR	Compound Average Growth Rate
	CNN	Convolutional Neural Network
	CCD	Charge Coupled Device
	CAN	Controller Area Network
	CES	Consumer Electronics Show
	CFET	Complementary FET( Field-Effect Transistor)
	CIM	Computing in Memory
	CIM	Computer Integrated Manufacturing
	CISC	Complex Instruction Set Computer
	CMOS	Complementary MOS
	CSP	Chip Size Package
	CPS	Cyber Physical System
	COT	Customer Owned Tool
	CUAD	Compute Unified Device Architecture
	CDMA	Code Division Multiple Access
	CD	Critical Dimension
	CMP	Chemical Mechanical Polishing
CVD	Chemical Vapor Deposition	
D	DAU	Digital Annealing Unit
	DA	Design Automation
	DSA	Directed Self-Assembly (自己組織化リソグラフィ)
	DSM	Deep Sub-Micron
	DDR	Double Data Rate
	DCT	Discrete Cosine Transform
	DOF	Depth of Focus
	DUT	Design Under Test
	DFT	Design for Testability
	DNN	Deep Neural Network
	DRC	Design Rule Check      cf      ERC      LVS
	DSP	Digital Signal Processor
	DFM	Design For Manufacturability
	DTCO	Design Technology Co-Optimization
	DX	Digital Transformation
	ECC	Error Correction Code
	ECL	Emitter Coupled Logic

E	ECTC	Electronic Components and Technology Conference
	ECR	Electron Cyclotron Resonance
	EDA	Electronic Design Automation
	EPE	Edge Placement Error
	EPL	Electron Projection Lithography
	EPROM	Erasable Programmable Read Only Memory
	EES	Equipment Engineering System
	EEPROM	Electrically Erasable Programmable Read Only Memory
	EM	Electro-Migration
	ETC	Electronic Toll Collection
	EMI	Electro-Magnetic Interference / Immunity
	ERI	Electronics Resurgence Initiative
	EMC	Electro-Magnetic Compatibility
	ESG	Environment(環境) Social(社会) Governance(統治)
	EUV	Extreme Ultraviolet
	EV	Electric Vehicle
EB	Electron Beam	
F	FPGA	Field Programmable Gate Array
	FA	Factory Automation
	FAN	FAN-out-oriented test generation algorithm
	FFT	Fast Fourier Transform
	FEOL	Front End of Line
	FeRAM	Ferroelectric RAM 強誘電体RAM
	FinFET	Fin Field-Effect Transistor
	FIT	Failure In Time 10 <sup>9</sup> 時間当たりの故障数 cf MTBF
	FLOPS	Floating point Operations Per Second Flops も使用する
	FPD	Flat Panel Display
FeRAM	Ferroelectric RAM	
G	GAA	Gate All Around eg.GAA FET
	GaN	Gallium nitride
	GPGPU	General Purpose computing on Graphics Processing Units
	GOPS	Giga Operations Per Second
	GD	Gradient Descent 最急降下法 DNN用語
	GPU	Graphic Processor Unit
	GDS - II	Geometrical Data Stream format ver. II マスクパターン情報記述フォーマット
	GAFA	Google Apple Facebook Amazon
	GPS	Global Positioning System
H	HEV	Hybrid Electric Vehicle
	HBM	High Bandwidth Memory
	HDD	Hard Disk Drive
	HDTV	High Definition TV
	HEMT	High Electron Mobility Transistor
	HSG	Hemi Spherical Grain
	HDL	Hardware Description Language Verilog HDL、VHDLなど
I	ISSCC	International Solid-State Circuits Conference
	IDM	Integrated Device Manufacturer
	IEDM	International Electron Devices Meeting
	IoT	Internet of Things
	ICT	Information and Communication Technology
	IDM	Integrated Device Manufacturer 設計から製造まで垂直統合型メーカー
	IIC	Industrial Internet Consortium
	IIL	Integrated Injection Logic アイスクエアエル
	IOWN	Innovative Optical and Wireless Network
	ILD	Inter Layer Dielectric 層間絶縁膜
	IPR	Intellectual Property Right
	ISA	Instruction Set Architecture UC Berkeley のRISC-Vなど
IOWN	Innovative Optical and wireless Network	
IRDS	International Roadmap of Devices and Systems	

	ITRS	International Technology Roadmap for Semiconductors
	ITS	Intelligent Transport Systems
J	JESSI	Joint European Submicron Silicon Initiative
	JTAG	Joint Test Action Group
	JPEG	Joint Photographic Experts Group
K	KCL	Kirchhoff Current Law
	KVL	Kirchhoff Voltage Law
	KGD	Known Good Die
L	LPP	Laser Produced Plasma
	LSTM	Long-Short Term Memory
	LEEPL	Low Energy Electron Beam Proximity Lithography
	LDD	Lightly Doped Drain
	LER	Line Edge Roughness
	LOCOS	Local Oxidation of Si
	LNA	Low Noise Amplifier
	LOC	Lead on Chip
	LPP	Laser-Produced-Plasma レーザ励起型プラズマ
	LVS	Layout vs Schematic
	LUT	Look Up Table FPGAの中で使用する
M	MMIC	Monolithic Microwave Integrated Circuit
	MEMS	Micro Electro Mechanical Systems
	MCM	Multi-Chip Module
	MCU	Microcontroller Unit
	MPU	Microprocessor Unit
	Flops	Floating-point operations per second
	MIPS	Million Instruction per Second マイクロプロセッサの性能を現わす単位
	MRAM	Magnetic RAM
	MOCVD	Metal Organic CVD
	MPEG	Moving Picture Experts Group cf MP4
	MRAM	Magnetic RAM
	MIMO	Multi Input Multi Output 5G 6G時代の高伝送量アンテナ
	MTJ	Magnetic Tunneling Junction MRAMなどで使われる構造の素子
	MTBF	Mean Time Before Failures cf FIT
	MMC	Multi Media Card eMMC
	MaaS	Mobility as a Service
	MDP	Mask Data Preparation
	MEEF	Mask Error Enhancement Factor
N	NAV	Networking for Autonomous Vehicles
	NISQ	Noisy Intermediate Scale Quantum Computer
	NA	Numerical Aperture
O	OT	Operation Technology
	OLED	Organic Light Emitting Diode
	OPC	Optical Proximity Correction
P	PRAM	Phase Change RAM (PCM, OUM)
	PLD	Programmable Logic Device
	PODEM	Path Oriented DEcision Making
	PA	Power Amplifier
	PSM	Phase Shift Mask
	PE	Processor Element
Q	QNN	Quantum Neural Net
	QLC	Quad Level Cell
	QA	Quality Assurance
	RPA	Robotic Process Automation
	RFID	Reactive Ion Etching
	ROE	Return On Equity
	ReLu	Rectified Linear Unit

R	ResNet	Residual Net 2015年にMicrosoftが提案したCNN構造
	ROI	Return On Investment
	RFID	radio frequency identifier
	RISC-V	Reduced Instruction Set Computer - V
	ReRAM	Resistive RAM
	RTP	Rapid Thermal Processing
	RNN	Recurrent Neural Network
	RTOS	Real Time Operating System
	RTK	Real Time Kinematic
	RET	Resolution Enhancement Technology
S	SADP	Self Align Double Patterning
	SIS	Sequential Infiltration Synthesis (逐次浸透合成)
	SCALPEL	Scattering with Angular Limitation in Projection Electron-Beam Lithography
	SEMATECH	Semiconductor Manufacturing Technology Consortium
	SIA	Semiconductor Industry Association
	SIT	Static Induction Transistor 静電誘導トランジスタ 東北大西沢潤一教授開発
	SiC	Silicon Carbide
	SONOS	Silicon Oxide Nitride Oxide Semiconductor
	SSD	Solid State Drive
	SDGs	Sustainable Development Goals
	SST-RAM	Spin Transfer Torque RAM
	SLAM	Simultaneous Location and Mapping
	SiP	System in Package
	SOI	Silicon on Insulator
	SQUID	Superconducting Quantum Interference Device
	SoC	System on a Chip
	SPICE	Simulation Program with Integrated Circuit Emphasis
	SR	Synchrotron Radiation
	STCO	System Technology Co-Optimization
	STA	Static Timing Analysis
T	SEM	Scanning electron microscope
	SMO	Source Mask Optimization
	TPU	Tensor Processing Unit
	TAB	Tape-Automated Bonding
	TCP	Tape Carrier Package
	TDDDB	Time Dependent Dielectric Breakdown
	TFT	Thin Film Transistor
	TLC	Triple Level Cell
	TLO	Technology Licensing Organization
	TANOS	Si/SiO <sub>2</sub> /SiN/Al <sub>2</sub> O <sub>3</sub> /TaN
	TSV	Through Silicon Via Thru-Silicon Via も使用する
	TRON	The Real Time Operating Systems Nucleus
	TMR	Tunnel Magneto Resistance
	TSN	Time Sensitive Networking
	TOPS	Tera Operations per Second Tops も使用する
	TTL	Transistor Transistor Logic
TCI	Through Chip Interface Thru-Chip Interface も使用する	
U	USTR	United State Trade Representative
V	VHDL	VHSIC Hardware Description Language
	VSWR	Voltage Standing Wave Ratio
W	WSTS	World Semiconductor Trade Statistics
	WLPKG	Wafer Level Package
X	X-Point <sup>(R)</sup>	cross point構造の memory Intel と Micron の登録商標
	XaaS	発音はザース X=Mobile の場合 Maas X=Research の場合 Raas
Y		
Z		
5	5G	5th Generation、第5世代移動通信システム





## 企業名、団体名、学会名など

	会社名推奨表記	類似表記
あ		
い		
う		
え		
お		
か	科学技術振興機構	JST
き	キオクシア	旧東芝メモリ
く		
け	経産省	経済産業省
こ	国立情報科学研究所	NII（文科省管轄）
	国交省	国土交通省
さ	産総研	産業技術総合研究所（経産省管轄）
し	情報通信研究機構	NICT（総務省管轄）
す		
せ		
そ	ソニー	
	総務省	
た		
ち	超LSI技術研究組合	
	超LSI共同研究所	超エルエスアイ技術研究組合共同研究所
つ		
て	デジタル庁	
	デンソー	
と	東芝	
	東京エレクトロン	TEL
な	内閣府	
に	日本学術振興会	
ぬ		
ね		
の		
は		
ひ	日立	
ふ	富士電機	
	富士通	
へ	ベンツ	
ほ	ボルボ	VOLVO
ま	三菱電機	
み		
む	村田製作所	
め		
も	文科省	文部科学省
や		
ゆ		
よ		
ら		
り	理研	理化学研究所（文科省管轄）
る	ルネサス	ルネサスエレクトロニクス
れ		
ろ	ロッキードマーチン	
	ローソン	
わ		
を		
ん		
	AMD	
	Apple	
	Alibaba	

A	Avalanche Technology	cross point 構造MRAMの米国ベンチャ企業
	AIチップ設計拠点	d.labの下部組織
	ASML	
	ACM	Association for Computer Machinery
	ASET	超先端電子技術開発機構
	Arm	アーム社
B	Broadcom	
	BOSCH	
	Baidu	
C	Qualcomm	
	Cadence	
	CDL	コンピューター総合研究所
	CERN	欧州原子核研究機構
	CIAJ	Communications and Information network Association of JAPAN
	CEATEC	
	CREST	
D	D-Wave	
	DARPA	米国国防高等研究企画局
	d.lab	2019年末に東大に設置されたシステムデザイン研究センタ
	DAC	Design Automation Conference
E	EIDEC	(株) EUVL基盤開発センター
	Everspin Technology	STT-MRAMの米国ベンチャ企業
	EIAJ	Electronic Industries Association of JAPAN
	EUVA	技術研究組合極端紫外線露光システム技術開発機構
F		
G	Google	
	GTC	GPU Technology Conference
	GlobalFoundries	
	Gartner	Data Questを買収
H	Huawei	
	Tencent	
	Hot Chips	
	HINO	
I	Infineon	
	Intel	インテル
	IBM	
	IMEC	imec
	ISO	International Organaization for Standarization
	IEEE	
	ISSCC	International Solid-State Circuit Conference
	IRDS	International road map for device and systems
	ITRS	International technology road map for semiconductor
	ICCAD	International Conf. on Computer Aided design
	IMW	International Memory Workshop
	Industry4.0	
	IIC	Industrial Internet Consortium
	IVI	Industrial Value Chain Initiative
	IEDM	International Electron Devices Meeting
	ISUZU	
	ISSM	International Symposium of Semiconductor Manufacturing
J	JapanTaxi	
	JASM	Japan Advanced Semiconductor Manufacturing
	JEIDA	電子情報技術産業協会
	JEDEC	Joint Electron Device Engineering Councils
	JST	国立研究開発法人科学技術振興機構
K	KDD	
	KAIST	Korea Advanced Institute of Science and Technology
L	LHC	Large Hadron Collider

M	MATLAB	
	Microsoft	
	MediaTek	
	Micron	Micron Technology
	MIT	マサチューセッツ工科大学
	MONET	トヨタとソフトバンク出資のMaas 実現会社
N	NVIDIA	
	NXP	
	NASA	National Aeronautics and Space Administration
	NEC	
	NIST	National Institute of Standards and Technology
	NTIS	日電東芝情報システム(株)
	Nantero	カーボン・ナノ・チューブRAMの米国ベンチャ企業
	NTT	
NEDO		
O	ON Semiconductor	
P	PMJ	Photomask Japan
	PQC	Post Quantum Cryptograph
Q	Qualcomm	
R		
S	SMIC	
	Samsung	
	SEAJ	日本半導体製造装置協会
	SEMATECH	Semiconductor Manufacturing Technology Consortium
	SEMI	Semiconductor Equipment and Materials International
	SEMI Japan	
	Selete	(株)半導体先端テクノロジーズ
	Semicon Japan	
	SK Hynix	
	Synopsys	
	SIA	Semiconductor Industry Association 米国半導体工業会
	SIAM	米国応用数学学会
	SIRIJ	半導体産業研究所
	Society5.0	
	Stanford	スタンフォード大学
	SRC	Semiconductor Research Corporation
	STARC	(株)半導体理工学研究センター
ST	STMicroelectronics	
SoftBank	ソフトバンク	
T	Tencent	
	TI	Texas Instruments
	TSMC	
	TESLA	
U	Uber	
	UMC	
	UCLA	カリフォルニア大学ロスアンゼルス校
	UC Berkeley	UCB カリフォルニア大学バークレー校
V	Volkswagen	ワーゲン
	VDEC	d.labの下部組織となり、VDECの名称は消滅
	VLSI symposium	
W	Western Digital	
X	Xilinx	
Y	Yolo	フランスの調査会社Yole Developpement社
Z	ZTE	

# 論説委員会 Encore 原稿作成要領

## ■ Encore 原稿作成要領

- 使用する Word は Office 2013 version (.docx) 以上。
- A4 サイズで 4 ページ。
  - 1 ページの文字数は、23 文字 × 40 行 × 2 列で、1,840 文字
- Font 及び文字サイズに関して
  - 1) ヘッダ部分のタイトル
    - 委員会報告 => 「MSP ゴシック」 文字サイズ:24
    - 論説タイトル=> 日本語:「MSP 明朝」英語:「Century」 文字サイズ:16
    - 論説委員 => 「MSP 明朝」文字サイズ:12
  - 2) 本文=> 日本語:「MSP 明朝」英語:「Century」 文字サイズ:10.5
  - 3) 図のタイトル及び表のタイトル、本文で参照する図番と表番
    - 日本語、英語とも:「MSP ゴシック」 文字サイズ:10.5
  - 4) 「まとめ」の最後、「ご意見を・・・」の部分
    - 文字サイズ:9 point
- 図のタイトル位置は図の下、表のタイトル位置は表の上。
- 単位系 : SI 単位系を用いる。
  - 詳細は産業技術総合研究所編「国際単位系 (SI) は世界共通のルールです」を参照。  
[https://www.aist.go.jp/Portals/0/resource\\_images/aist\\_j/press\\_release/pr2004/pr20040120/si\\_all.pdf](https://www.aist.go.jp/Portals/0/resource_images/aist_j/press_release/pr2004/pr20040120/si_all.pdf)
- 用語 : 「SSIS 論説委員会用語集」に準拠する。
  - また、JEITA の「半導体用語集」も参考とする。  
<http://semicon.jeita.or.jp/word/word.html>
- 略語表記法 : 例) TAT ( Turn Around Time ) TAT: Turn Around Time とはしない。
- 直接話法表記法: 例) 「今年は『5G を牽引する年』とする」とのこと・・・
- 図表において、オリジナル以外は出典を明らかにする。 例) ( 出典:XXXX )
- 社名表記法 :
  - 国内 startup company は(株)XXX ( 都市名、社長名 )。
  - 国外 startup company は YYY ( 国名 )。
  - ただし、NEC, 三菱, Intel, NTT, NEDO, 産総研, IMEC など通常使われる表記。
- 複合語表記法 : 単語の間に「・」を挿入する。
  - 例) デザインルール=>デザイン・ルール
  - 例) 研究・開発 ただし、複合語と考えない場合は、「研究、開発及び実用化」